

УДК 621.3.049.771.14

Создание и отработка маршрутизатора в стандарте SpaceWire на отечественной программируемой логической интегральной схеме

Матафонов Д.Е.

Московское опытно-конструкторское бюро „Марс“»,

1-й Щемилковский пер., 16, Москва, 127473, Россия

e-mail: matafonovde@gmail.com

Аннотация

В статье анализируются бортовые системы управления для космической аппаратуры с использованием ПЛИС и применение последних как способ повышения степени интеграции и производительности. Изложены основные недостатки шинных решений и указаны возможные преимущества сетевых структур. Приведены результаты отработки маршрутизатора SpaceWire в ПЛИС 5578ТС094, проведена оценка полученных результатов по параметрам скорости и стабильности соединения, указана потенциальная применимость такого решения для разработки более экономичных сетевых структур.

Ключевые слова: ПЛИС, интеграция, бортовая система управления, сетевая структура, SpaceWire.

На сегодняшний день в области бортовых систем управления (БСУ) для космических применений существует множество решений – от недорогих,

используемых в основном в малых спутниках и аппаратах с коротким жизненным циклом, до защищенных и радиационно-стойких, рассчитанных на многолетнее использование в составе больших космических аппаратов (КА).

В связи со спецификой космических миссий в составе БСУ для КА часто встречаются программируемые логические интегральные схемы (ПЛИС). Ранее они использовались в основном, чтобы реализовывать т.н. связывающую логику (glue logic), но сегодня, с постоянно улучшающимися характеристиками, на них становится возможным реализовывать все более сложные узлы [2]. Однако, в то время как коммерческие решения предлагают лучшую производительность и минимальную цену, они не способны обеспечить требуемую надежность в подобных миссиях.

В условиях космического пространства электро-радио изделия (ЭРИ) должны быть устойчивы к ряду возникающих эффектов: суммарной накопленной дозе (total ionizing dose – TID), однократным сбоям (single event upset – SEU), не должны быть подвержены эффектам защелкивания и тиристорному эффекту (single event latchup – SEL) в рамках технического задания (ТЗ) на конкретную миссию [1]. Для ПЛИС также существует специфический подкласс однократных сбоев – однократный сбой функционирования (single event functional interrupt - SEFI), который включает в себя такие эффекты как спонтанное срабатывание сброса по включению питания (power on reset SEFI), распространении глобального сигнала Write Enable, сбоев в потоке конфигурационных данных [2]. Среди иностранных производителей

ПЛИС нужно отметить Actel и Xilinx, микросхемы которых в среднем достигают радиационной стойкости в 200 Крад. Также существуют ПЛИС фирмы Aeroflex UT6325 и UT6250, радиационная стойкость которых превышает 1 Мрад [3]. Существуют и способы повышения надежности систем КА, основанных на обычных коммерческих ПЛИС [4].

Помимо этого при создании отечественных КА допускается применение лишь отечественных ЭРИ.

На сегодняшний день БСУ для КА строятся в основном на шинных структурах, используя проверенные годами надежные ЭРИ, конструкции и решения [5, 6]. Однако, в связи с постоянно растущими требованиями к производительности, живучести и гибкости таких систем уже сегодня применяются сверхвысокочастотные решения для обеспечения нужной производительности, например, ядра, работающие на частотах более ГГц, для обслуживания AFDX Ethernet, применяемый в авионике. Это может быть сопряжено с дополнительными расходами по обеспечению надежности и стойкости ко спецфакторам. В связи с этим может рассматриваться переход на кардинально другую структуру построения системы, например, сетевую.

На сегодняшний день уже существуют предложения по переходу на сетевую архитектуру как в БСУ [7, 8], так и в составе систем на кристалле (СнК, System on Chip – SoC) [9]. Помимо предлагаемой архитектуры во главу угла ставится также увеличение интеграции в связи с нарастающей популярностью малых КА [10, 11].

Предпосылками для создания систем, основанных на сетевой структуре, являются недостатки существующих классических шинных решений:

1. Возможность выведения всей линии из строя при отказе на шине; существующий метод борьбы – резервирование шины, как, например, в наиболее широко применяемом в КА мультиплексном канале обмена (МКО) [12].
2. Время транзакций на шине. На сегодняшний день на шине могут находиться десятки устройств, а в циклическом режиме КА со 100 мс, 20 мс, 10 мс допустимое время на каждую транзакцию стремительно уменьшается, где также должно быть включено время на «повторы» обменов в случае ошибок.
3. Вышеперечисленные недостатки создают сложности при системной отладке из-за взаимного влияния абонентов на шине.

При переходе от шинной структуры построения системы к сетевой необходимо представлять себе и недостатки последней:

1. Основная задача сетевой структуры – параллельная и бесконфликтная передача от всех источников ко всем приемникам. Теоретически такая структура реализуется довольно просто на топологии полного графа, однако, подобное решение приемлемо только для небольшого количества абонентов из-за ограничений по мощности и минимизации количества связей в коммутаторах.

2. Одним из перспективных интерфейсов для решения таких задач может являться SpaceWire [13], однако в нем до сих пор на уровне стандарта не разрешены проблемы, возникающие при нештатных ситуациях, такие как закольцовывание, блокировка портов маршрутизатора при передаче больших пакетов или отсутствии признака конца пакета, обработка пакетов при переподключениях, поведение узлов маршрутизатора при отказах в линиях, решение которых является отдельным объектом для исследования [14, 15]. Также в стандарте излишне сложный протокол: при отсутствии активных обменов в сети распространяются NULL-символы; «кредиты передачи», означающие емкость буфера приемной стороны должны «прорезать» информационный поток; ошибка на любом такте вызывает рассоединение. Это излишне усложняет реализацию портов, а на маршрутизатор возлагает необходимую функцию постоянной расшифровки пакетов.

Однако, вышеперечисленные недостатки преодолимы если не на уровне стандарта, то на уровне реализации, и не перекрывают следующие положительные эффекты:

1. Сетевые структуры позволят производить обмены параллельно, а пакетная передача данных не накладывает ограничения по времени передачи, что значительно увеличивает производительность.

2. При отказе одной из линий связи система может продолжать функционировать, проложив другой путь до целевого абонента через оставшиеся связи, что повышает живучесть системы.
3. Устройства отлаживаются независимо, а отказ одного из модулей в составе системы легко отслеживается, что значительно упрощает отладку.

Представленная в [7] схема БСУ включает в себя резервированный маршрутизатор, связывающийся с модулями системы соединением типа «точка-точка». Использование такой структуры, безусловно, оправданно, но центральным и наиболее уязвимым звеном такой системы будет маршрутизатор, в случае отказа которого БСУ станет неработоспособной. Поэтому в качестве возможного решения этой проблемы предлагается связующую интерфейсную часть всех узлов, входящих в состав БСУ, реализовывать на ПЛИС с включением коммутационной среды. Это поможет увеличить надежность системы, так как при выходе даже двух и более узлов из строя ее функционирование не нарушится. При отказе основного и резервного маршрутизатора необходимые связи можно будет реализовать через оставшиеся рабочие узлы с некоторой потерей производительности. При необходимости также можно исключить из структуры модуль с резервированным маршрутизатором для уменьшения габаритов в сверхмалых КА, либо создать полностью сетевую структуру без использования маршрутизаторов.

На отечественном рынке уже присутствует радиационно-стойкая реализация 16-портового коммутатора SpaceWire – микросхема 1892КП1Я, на базе которого можно реализовать основной резервированный маршрутизатор. В соответствии с предложенным выше вариантом, рассматривается вариант реализации встраиваемого контроллера и маршрутизатора SpaceWire в ПЛИС.

На сегодняшний день наиболее массовыми в отечественных разработках являются ПЛИС 5576XC(2/3/4/6/7/8)Т, которые являются функциональными аналогами ПЛИС семейства FLEX10KE. Все они обеспечивают достаточную радиационную стойкость, что позволяет применять их в стойких к воздействиям спецфакторов БСУ. Стоит выделить ПЛИС 5576XC7Т, antifuse вариант емкостью 30 тыс. вентиляей, которая может применяться в космических миссиях с повышенными требованиями по надежности из-за статичной конфигурации, которую они приобретают после «прошивки».

Тем не менее, эти микросхемы построены на несколько устаревшей платформе FLEX10KE и обладают сравнительно небольшой логической емкостью (30 тыс. вентиляей в 5576XC7Т, 50 тыс. вентиляей в 5576XC6Т), которая не позволяет объединять в ПЛИС множество разнородных узлов.

В 2017 г. были получены экспериментальные образцы находившейся тогда в стадии ОКР микросхемы 5578ТС094. Ее основные параметры:

- Логическая емкость: 1200000 вентиляей (24624 эквивалентных логических элемента в функциональном аналоге);
- Функциональный аналог: EP3C25F324C8 серии Cyclone III;

- 304 вывода в корпусе 4251.304-2;
- 4 умножителя частоты (Phase Locked Loop – PLL);
- Поддержка стандарта LVDS (low-voltage differential signaling) на выводах микросхемы.
- Питание периферии – 2,5 В, питание ядра – 1,2 В.

Будучи созданной на более современной платформе, данная микросхема открывает новые возможности для разработчиков в плане увеличения степени интеграции. В качестве эксперимента на базе данной ПЛИС был создан макет 5-портового маршрутизатора SpaceWire, использующий встроенные LVDS приемопередатчики. Для ознакомления с функционалом микросхемы и отработки маршрутизатора SpaceWire был разработан и создан макет, который включал в себя следующие узлы:

- ПЛИС;
- 5 9-контактных Micro D-sub соединителей M83513/02-EN и расположенные рядом согласующие резисторы (100 Ом между дифференциальными входами приемников);
- соединитель VH-10 для соединения с JTAG ПЛИС (вывод питания 2,5В);
- конфигурационная Flash-память, состоящая из двух последовательно включенных микросхем 5576PC1У с питанием 3,3В;
- микросхемы согласования уровней SN74LVC8T245PWR для трансляции сигналов от 3,3В конфигурационной памяти к 2,5В ПЛИС;

- соединитель VH-10 для соединения с JTAG 5576PC1U (питание – 3,3В);
- 2 стабилизатора напряжения – на 2,5В и на 1,2В. Напряжение питания макета – 3,3В;
- генератор частоты 10 МГц.

На рисунке 1 приведено изображение изготовленного макета.

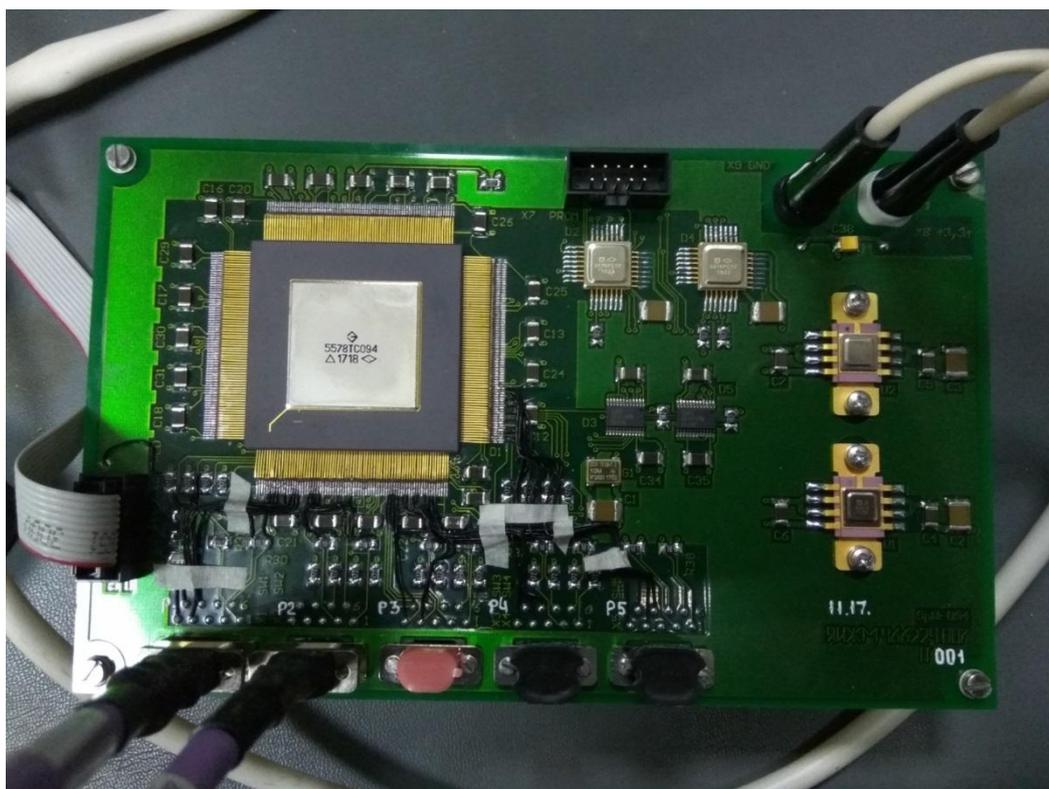


Рис.1 – 5-портовый макет маршрутизатора SpaceWire

На момент создания макета отсутствовала подходящая отечественная конфигурационная память с напряжением питания 2,5В и достаточной емкости (производитель рекомендует однократно-программируемое ПЗУ 5578PT025 емкостью 8 Мбит), поэтому было решено использовать последовательно включенные 5576PC1U емкостью 4Мбит с согласованием уровней, что потребовало использовать микросхемы согласования уровней, а также негативно

сказалось на занимаемой ЭРИ площади. Для конфигурации данной ПЛИС необходим измененный с помощью специализированного ПО файл *.jam, который создается путем конвертации выходного *.rbf файла пакета Quartus II. Для непосредственной конфигурации ПЛИС этим файлом использовался JAM player в режиме командной строки [16]. При загрузке конфигурации непосредственно в ПЛИС функционал сохраняется до выключения питания, после чего необходимо повторно провести конфигурирование.

Проект маршрутизатора состоит из коммутационной среды, которая является файлом верхнего уровня и включает в себя пять одинаковых портов SpaceWire. Благодаря тому, что порт создан как отдельная самостоятельная единица, оканчивающаяся RX и TX FIFO-буферами, его легко встраивать в более сложные системы, что позволяет включать в сеть SpaceWire практически любые устройства.

При создании проекта ПЛИС на 5578ТС094 был задействован один блок PLL, умножающий частоту генератора 10 МГц на 10. Максимальная рабочая частота проекта согласно утилите Classic Timing Analyzer составила 160 МГц. Возможность достижения таких показателей может послужить толчком к увеличению производительности отечественных БСУ. Например, при реализации одного порта SpaceWire в ПЛИС 5576ХС6Т задействуется порядка 1000 логических элементов, а скорость обмена из-за отсутствия PLL ограничена не только максимальной частотой проекта, но и входящей тактовой частотой, которая зачастую невысока – порядка 20-40 МГц.

После загрузки проекта маршрутизатора был проверен размах уровня дифференциального сигнала LVDS, который по стандарту [17] должен составлять от 500 до 900 мВ (амплитуда каждого сигнала от ± 250 до ± 450 мВ). Для этого были замкнуты первый и второй порт на макете маршрутизатора. Осциллограмма установленного соединения SpaceWire (обмен NULL-кодами) представлена на рисунке 2. В связи с отсутствием дифференциальных щупов для получения результирующего дифференциального сигнала была использована математическая функция разности.

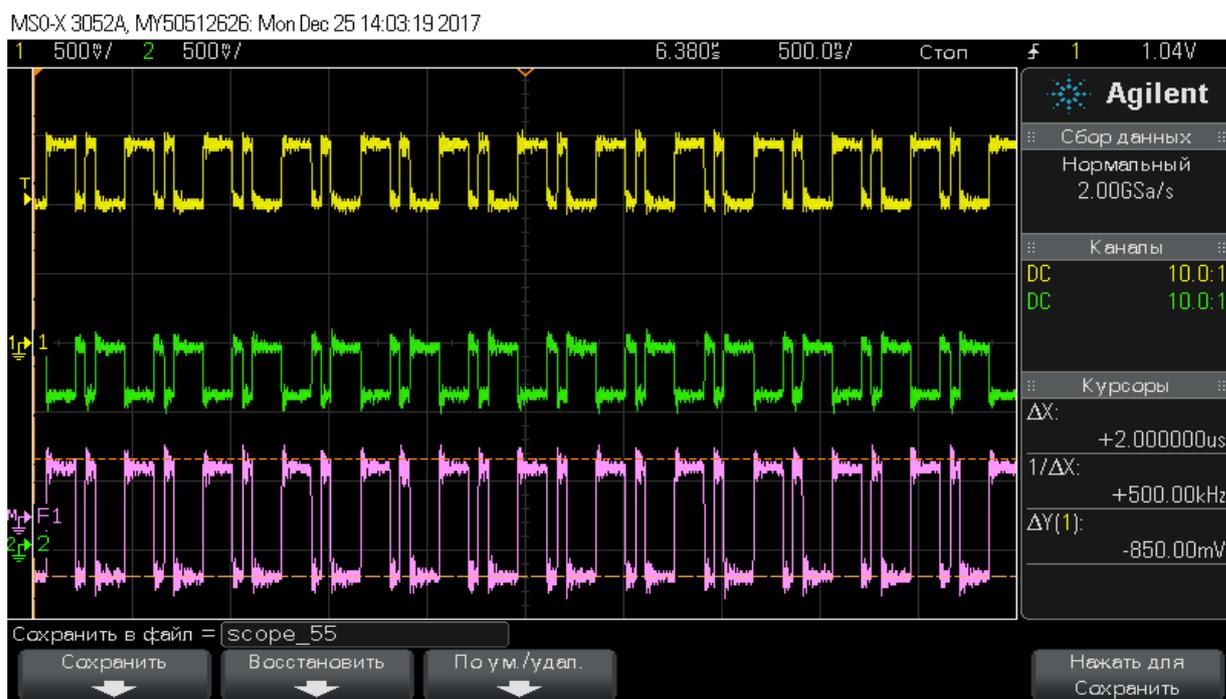


Рис. 2 – Установленное соединение SpaceWire (NULL-коды), размах LVDS уровней около 800 мВ

В результате было установлено, что размах LVDS уровней составил примерно 800 мВ, что соответствует стандарту и обеспечивает электрическую совместимость с другими LVDS-устройствами.

Далее была произведена стыковка макета с задатчиком канала SpaceWire МСВ-02ЕМ-РСІ. Для удобства отладки была создана программа SW Control с графическим интерфейсом, упрощающая взаимодействие при отладке с 4-мя присутствующими там портами SpaceWire. Основными функциями программы являются предоставление простого способа отправки произвольных пакетов через поля ввода, автоматический прием входящих данных с возможностью ручной выборки по пакетам, автоматизированный тест обмена «ТХ test» для проверки стабильности соединения, который отправляет серию пакетов длиной до указываемого пользователем значения. После отладки основных узлов проекта ПЛИС правильность обменов данными оценивалась по соответствию принятых данных в нужном порте отправленным.

На этом этапе передача данных осуществлялась из нулевого порта задатчика канала в нулевой порт макета маршрутизатора, где входящий пакет напрямую транслировался в ТХ-буфер первого порта макета, откуда отправлялся в третий порт задатчика и отображался в окне принятых данных в интерфейсе программы. При отработке наблюдалось стабильное соединение 100 Мбит/с в обе стороны.

Интерфейс программы и пример успешного обмена на стадии отладки с отключенной средой маршрутизации приведен на рисунке 3.

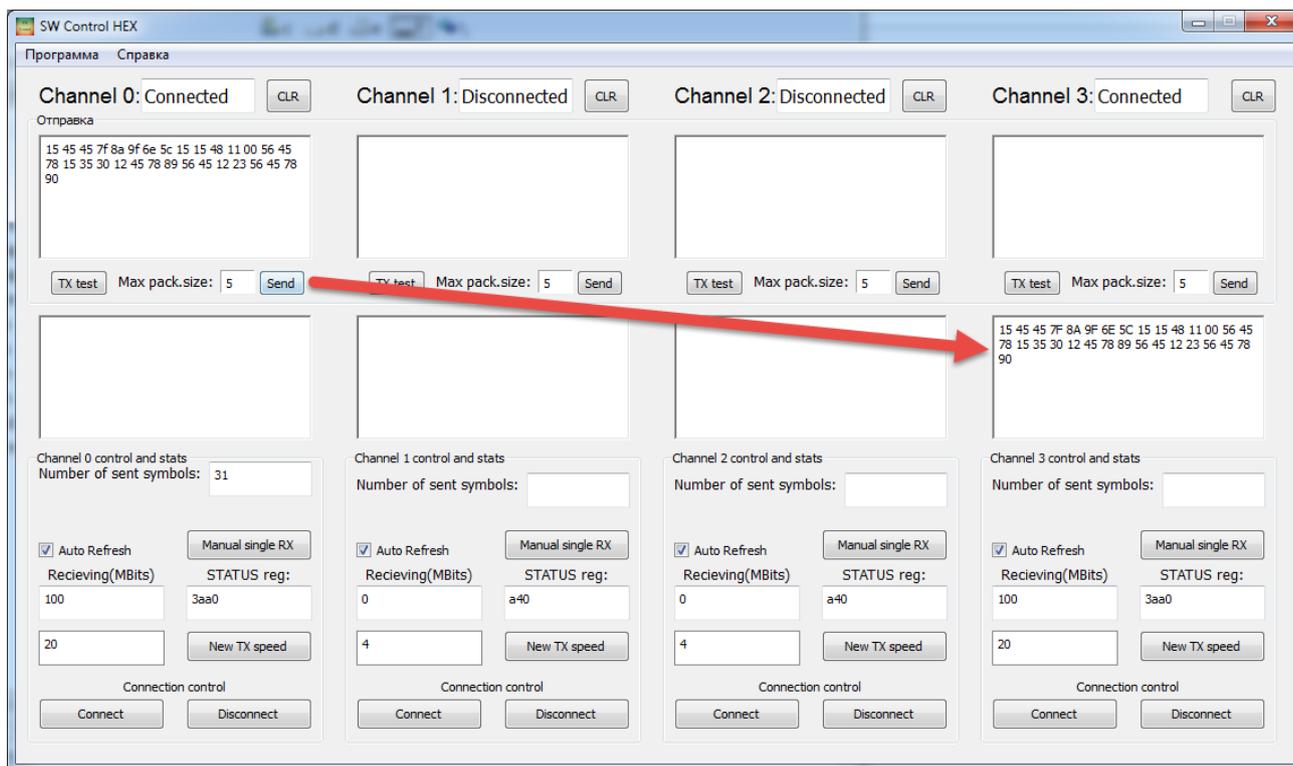


Рис. 3 – Интерфейс программы управления портами устройства МСВ-02ЕМ-РСІ и пример обмена с отключенной средой маршрутизации

Значимым результатом данного этапа эксперимента является установка стабильного соединения на скорости 100 Мбит\с, что значительно превышает скорости обмена в классическом мультиплексном канале информационного обмена МКІО ГОСТ Р 52070-2003 (1 Мбит\с), SPI (2-4 МГц), Link (параллельная шина 4-8 МГц), а также подтверждение функциональной совместимости реализованного порта SpaceWire с другими устройствами, что открывает возможность его интеграции в существующие устройства, содержащие ПЛИС.

Далее в проект была включена коммутационная среда. Во время эксперимента макет подключался к трем портам задатчика SpaceWire. При передаче данных первый байт обозначает адресуемый порт пакета, который

«отсекается» при прохождении через маршрутизатор. Если к макету подключить еще один маршрутизатор, то второй байт должен был бы обозначать второй адресуемый порт для следующей среды коммутации. Интерфейс программы SW Control после осуществления адресуемых обменов представлен на рисунке 4.

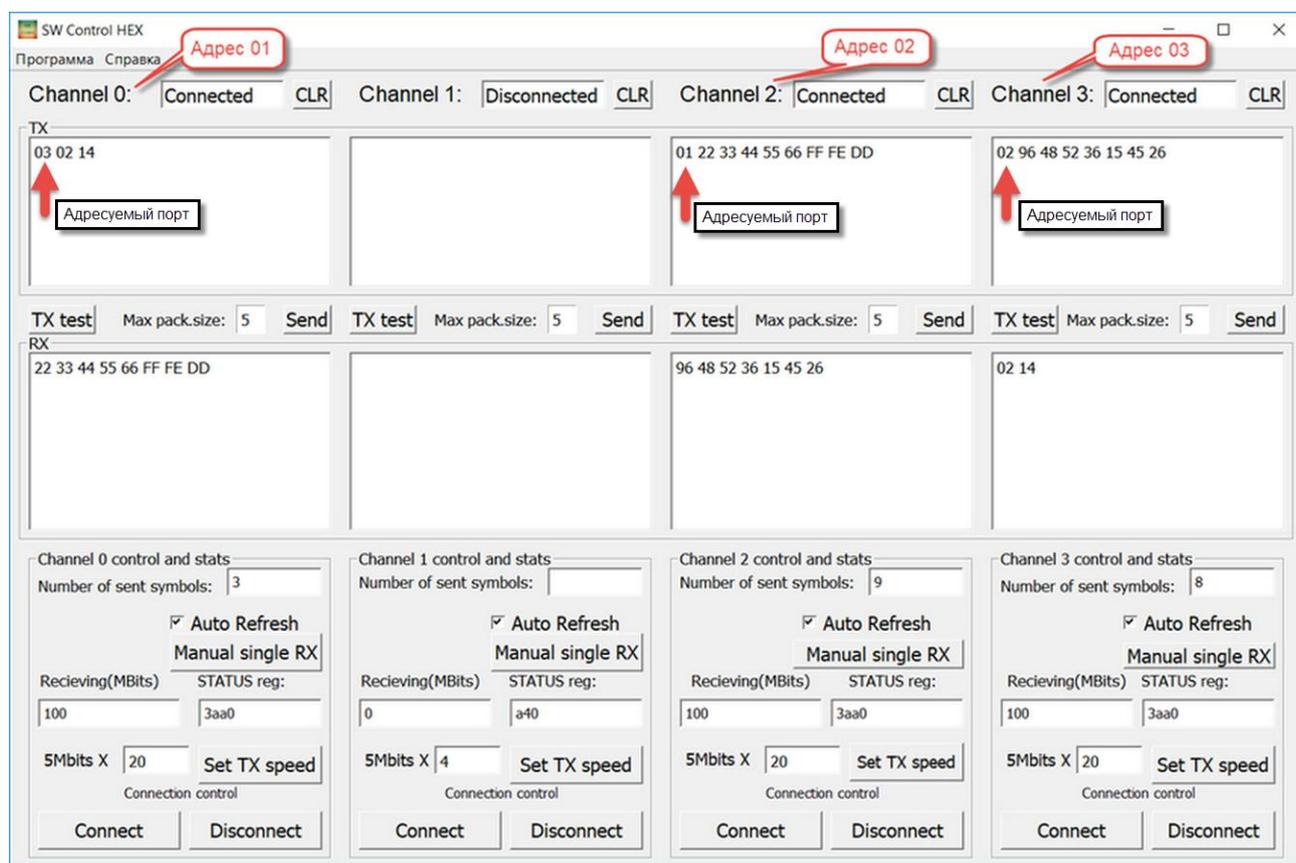


Рис. 4 – Интерфейс программы после осуществления адресуемых обменов

В связи с тем, что установленное соединение SpaceWire на физическом уровне представляет из себя постоянно изменяющиеся сигналы по линиям D и S (например, NULL-коды), использовать обычный осциллограф для синхронизации с началом передачи данных невозможно. Для получения временных диаграмм передачи полезной информации (normal character – NChar) использовалась утилита Signal TAP II, причем данная возможность отсутствовала на ПЛИС семейства FLEX10KE и, соответственно, на

отечественных ПЛИС серии 5576. Фрагмент обмена из второго порта в первый, записанный Signal TAP II, представлен на рисунке 5.

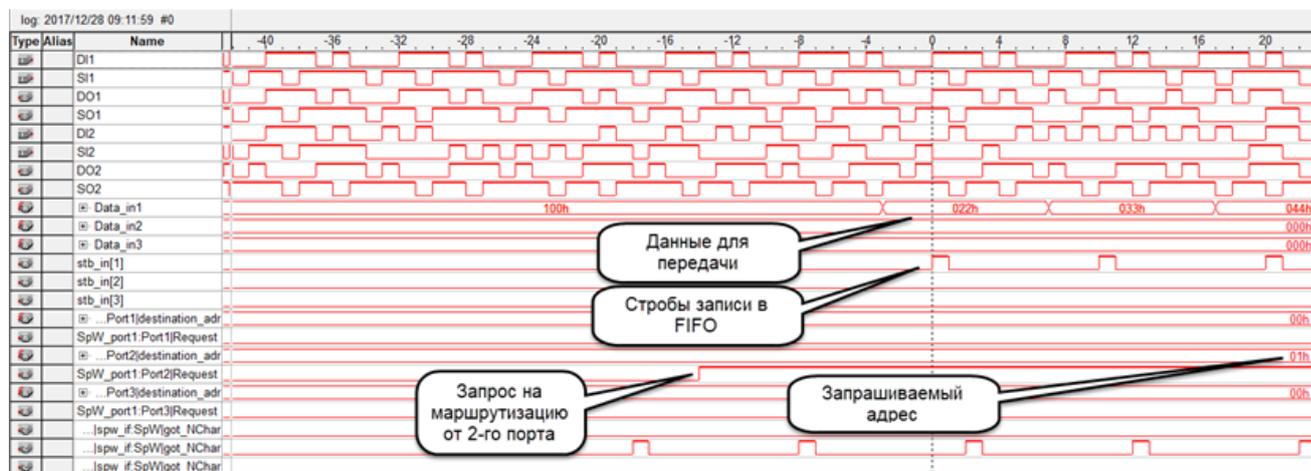


Рис. 5 – Фрагмент обмена из второго порта в первый (присутствует на рис. 4), записанный Signal TAP II

Далее с помощью PLL частота работы маршрутизатора была увеличена до 150 МГц, что приближается к максимальной частоте самого проекта ПЛИС в 160 МГц. На данной частоте соединение устанавливалось и было стабильно, однако при передаче данных наблюдались периодические «задваивания» информационных байтов. Это было обнаружено при многократных посылках одинаковых пакетов. Данный эффект был вызван возникающей «двойной» длительностью сигнала записи в буфер уже после синхронизации. Пример такого «задваивания» приведен на рисунке 6. Проблема впоследствии была решена введением дополнительной синхронизации сигнала записи в приемнике, после чего «задваивания» не наблюдались. Так как температурные испытания макета не проводились, не исключено, что при работе на предельно допустимых

для аппаратуры температурах также будут наблюдаться подобные артефакты при работе на частоте, близкой к предельной.



Рис. 6 – Пример обнаруженного «задваивания»

На частоте 200 МГц соединение с макетом установить не удалось – ожидаемо наблюдались постоянные ошибки в процедуре инициализации соединения SpaceWire.

После проведения эксперимента была проведена оценка занимаемых проектом ресурсов ПЛИС: занятая логическая емкость – 16% (3968 логических элементов из 24624 в терминологии Altera), занятая память - 40% включая память утилиты Signal TAP II (30640 байт из 76032), 1 блок PLL из 4. Такие показатели позволяют утверждать, что проект возможно реализовать и в ПЛИС меньшей емкости, хотя стоит учитывать то, что, например, в архитектуре FLEX10KE такой же проект занимал бы большее количество ресурсов. Отдельный порт SpaceWire с RX и TX буферами размером 64 байта занимает

порядка 600 логических элементов в ПЛИС семейств Cyclone II и Cyclone III, что позволяет использовать его как буферную среду для включения существующих устройств в сеть SpaceWire, что может способствовать более плавному переходу к сетевой архитектуре. Единственной проблемой данного решения является напряжение периферии ПЛИС 2,5В, что требует согласования уровней при сопряжении с широко распространенными микросхемами с питанием 3,3В.

Отдельным экспериментом, который еще не был проведен на данный момент, было запланировано сопряжение порта SpaceWire с процессорным ядром Nios II, которое включено в состав пакета Quartus II. Успешное проведение такого эксперимента может послужить отправной точкой для создания высокоинтегрированных и производительных вычислителей на сетевой структуре для космических применений. Применение подобного решения сопряжено со следующими трудностями: так как SEU даже при использовании радиационно-стойких ПЛИС является одним из ключевых факторов при использовании в космосе [2], необходимо проработать методику «инъекции» ошибок и механизма их обнаружения, что является отдельным предметом для изучения [18, 19, 20], а также при построении СнК (SoC) проработать архитектурные решения для парирования сбоев.

Практической значимостью данной работы является подтвержденная реализуемость в отечественных ПЛИС маршрутизатора SpaceWire и, как следствие, составляющих его отдельных портов. Итоговая достигнутая скорость 150 Мбит/с, при которой поддерживалось устойчивое и стабильное соединение,

открывает возможность значительного повышения производительности отечественных КА за счет увеличения количества информации, которое может быть передано за один цикл.

Библиографический список

1. Муллов К.Д. Воздействие космической радиации на цифровые устройства на базе ПЛИС и методы повышения радиационной стойкости данных систем // Труды МАИ. 2016. № 87. URL: <http://trudymai.ru/published.php?ID=69720>
2. Felix Siegle, Tanya Vladimirova, Jørgen Ildstad, Omar Emam. Mitigation of Radiation Effects in SRAM-Based FPGAs for Space Applications // ACM Computing Surveys, 2015, vol. 47, issue 2, no. 37, doi: [10.1145/2671181](https://doi.org/10.1145/2671181)
3. Безродных И.П., Тютнев А.П., Семёнов В.Т. Радиационные эффекты в космосе. - М.: АО «Корпорация «ВНИИЭМ», 2017. - 64 с.
4. Connor R. Julien, Brock J. LaMeres, Raymond J. Weber. An FPGA-based Radiation Tolerant SmallSat Computer System // IEEE Aerospace Conference, USA, 2017, doi: [10.1109/AERO.2017.7943634](https://doi.org/10.1109/AERO.2017.7943634)
5. Гришин В.Ю., Ракитин А.В., Костров В.В. Облик перспективного вычислительного комплекса космического базирования с гибкой архитектурой для обработки сигналов // Материалы II Всероссийской научно-практической конференции «Космическая радиолокация», (Муром, 25 - 27 июня 2013). - Муром: ИПЦ МИ ВлГУ, 2013. С.52 - 57.

6. Андреев В.П., Волович Н.В., Глебов В.М. и др. Проектирование и испытание бортовых систем управления. - М.: Изд-во МАИ-ПРИНТ, 2010. - 304 с.
7. Непомнящий О.В., Постников А.И., Горева В.В. Архитектура бортового комплекса управления для малых космических аппаратов на основе сетевых технологий // Исследования Наукограда. 2017. Т. 1. №1 (19). С. 22 - 29.
8. Шахматов А.В., Вергазов М.Ю., Чекмарев С.А., Ханов, В.Х. Сетевая архитектура сопряжения комплексов бортового оборудования космического аппарата // Вестник Сибирского государственного аэрокосмического университета имени академика М.Ф. Решетнева. 2012. № 4(44). С. 148 - 151.
9. Ханов В.Х., Бородина Т.В., Антамошкин А.Н. Обзор технических решений для разработки бортового комплекса типа «Система на Кристалле» для сверхмалого космического аппарата // Вестник Сибирского государственного аэрокосмического университета имени академика М.Ф. Решетнева. 2014. № 5(57). С. 153 - 166.
10. Guo-Ping Liu, Shi j ie Zhang. A Survey on Formation Control of Small Satellites // Proceedings of the IEEE, 2018, vol. 106, no.3, pp. 440 – 442.
11. Alan D. George, Christopher M. Wilson. Onboard Processing With Hybrid and Reconfigurable Computing on Small Satellites // Proceedings of the IEEE, 2018, vol. 106, no.3, pp. 458 – 459.

12. Интерфейс магистральный последовательный системы электронных модулей. Общие требования. ГОСТ Р 52070-2003. URL: <http://docs.cntd.ru/document/gost-r-52070-2003>
13. ECSS-E-ST-50-12C Rev.1 DIR3. SpaceWire – Links, nodes, routers and networks, 2015, available at: <http://www.ecss.nl/wp-content/uploads/2016/07/ECSS-E-ST-50-12C-Rev.1-DIR323Nov2015.docm>
14. Suvorova E., Sheynin Y., Olenev V., Lavrovskaya I. Multichannel Adaptive Routing for Intensive Data Packet Flows Transmission // International SpaceWire Conference (SpaceWire), Japan, 2016, doi: 10.1109/SpaceWire.2016.7771644
15. Yamazaki S., Tonouchi T., Sota Y., Hihara H., Tanaka T. Constraint-based Configuration Table Generator for Reliable Path Routing and Safe Timeslot Allocation in SpaceWire Network // International SpaceWire Conference (SpaceWire), Japan, 2016, doi: 10.1109/SpaceWire.2016.7771603
16. AN 425. Using the Command-Line Jam STAPL Solution for Device Programming, 2017, available at: <https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/an/an425.pdf>
17. ANSI TIA/EIA-644-A-2001. Electrical Characteristics of Low Voltage Differential Signaling (LVDS) Interface Circuits, Telecommunications Industry Association, 2001, 6 p.
18. G.Roja Shanthi, B.V.Ramana, K.Sirisha, K.Praveen Kumar. VHDL Implementation of High Speed Fault Injection Tool for Testing FPGA Based Designs

// International Journal of Research in Computer and Communication Technology, 2014, vol. 3, issue 11, pp. 1495 – 1500.

19. Чекмарёв С.А. Способ и система инъекции ошибок для тестирования сбоеустойчивых процессоров бортовых систем космических аппаратов // Вестник Сибирского государственного аэрокосмического университета имени академика М.Ф. Решетнева. 2014. № 4(56). С. 132 - 137.

20. Yao J., Shaojun W., Ning M., Peng Y. A SEU Test and Simulation Method for Zynq BRAM and Flip-flops // IEEE 13th International Conference on Electronic Measurement & Instruments, China, 2017, doi: 10.1109/ICEMI.2017.8265693